



(12)发明专利申请

(10)申请公布号 CN 108054181 A

(43)申请公布日 2018.05.18

(21)申请号 201711286211.6

(22)申请日 2017.12.07

(71)申请人 何莉莉

地址 530031 广西壮族自治区南宁市经济
技术开发区国凯大道19号

(72)发明人 何莉莉

(74)专利代理机构 北京远大卓悦知识产权代理
事务所(普通合伙) 11369

代理人 靳浩

(51)Int.Cl.

H01L 27/15(2006.01)

H01L 33/60(2010.01)

H01L 33/62(2010.01)

H01L 33/64(2010.01)

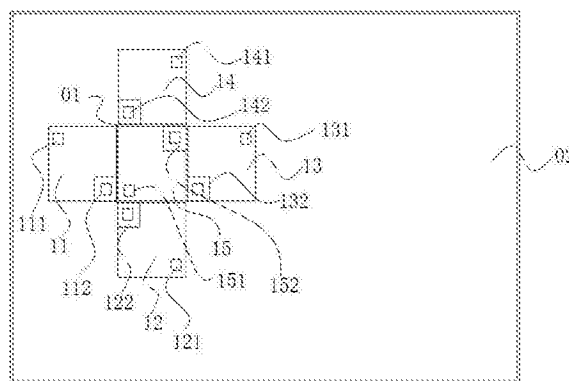
权利要求书2页 说明书5页 附图6页

(54)发明名称

一种用于电子显示器的micro LED总成

(57)摘要

本发明公开了一种用于电子显示器的micro LED总成,包括有垒晶层的第一基板、第二基板;第一基板垒晶层包括P层、N层及发光层,第一基板的垒晶层包括5个微型P-N芯片结构,成十字排列,5个微型P-N芯片结构之间暴露的侧边覆盖有绝缘层,第一基板表面设置有多层独立的金属反射层;第二基板与第一基之间通过粘合层固定。提高了LED封装、应用效率,降低了LED电子显示器的生产成本,简化了LED电子显示器的组装工艺,并且进一步提高了生产良率。



1. 一种用于电子显示器的micro LED总成,其特征在于,包括:

有垒晶层的第一基板、第二基板;

每个第一基板的垒晶层包括P层、N层及发光层,每个第一基板的垒晶层蚀刻成5个微型P-N芯片结构,成十字排列,按顺时针方向分别为A\B\C\D中间为E,A\B的N与E的P相邻,C\D的N相邻于E的边,与E的P不相邻,5个微型P-N芯片结构之间暴露的侧边覆盖有绝缘层,第一基板表面设置有多层独立的金属反射层;

第一基板通过粘合层固定于第二基板表面,第二基板表面无第一基板的空白间隙处涂覆有绝缘反光层。

2. 根据权利要求1所述的用于电子显示器的micro LED总成,其特征在于,其中所述的第二基板上设置有印刷电路,通过粘合层固定于第二基板的第一基板的微型P-N芯片结构直接与第二基板建立电气连接。

3. 根据权利要求2所述的用于电子显示器的micro LED总成,其特征在于,其中所述第二基板表面无第一基板的空白间隙处设置有与第一基板的微型P-N芯片结构直接建立电气连接的电气连接点,所述的绝缘反光层涂覆于电气连接点以外的空白间隙部位,电气连接为引线缝合方式的连接,并用透光树脂覆盖。

4. 根据权利要求1所述的用于电子显示器的micro LED总成,其特征在于,其中所述的金属反射层为3-5层,每层金属反射层为二氧化铟和二氧化硅膜以ABAB的方式交替排列组成的周期结构。

5. 根据权利要求4所述的用于电子显示器的micro LED总成,其特征在于,其中所述每层中二氧化铟和二氧化硅膜厚度分别为42.27nm,71.52nm,3-5层独立的金属反射层,其总厚度 $\leq 2.5\mu\text{m}$ 。

6. 根据权利要求1所述的用于电子显示器的micro LED总成,其特征在于,其中所述的第二基板上的第一基板工作状态下发三中光色,分别为红色、蓝色、绿色,每个第一基板工作状态下仅发一种色光。

7. 根据权利要求6所述的用于电子显示器的micro LED总成,其特征在于,其中所述第二基板上每三个第一基板为一组对应一个像素,每组第一基板包括X\Y\Z三个第一基板,X\Y\Z三个第一基板工作状态下发不同颜色的光色,分别红色、蓝色、绿色三种色光中的一种,每组第一基板对应三个子像素,分别为第一子像素、第二子像素、第三子像素。

8. 根据权利要求7所述的用于电子显示器的micro LED总成,其特征在于,其中所述每个像素中第一子像素对应的第一基板X与第二子像素对应的第一基板Y平行排列,左右相距一个P-N芯片结构的距离,第三子像素对应的第一基板Z,设置于第一基板X右上角、第一基板Y左上角,第一基板Z在第一基板X与第一基板Y连线的中线上,第一基板Z与第一基板X、第一基板Y上下错开三个P-N芯片结构的距离。

9. 根据权利要求7所述的用于电子显示器的micro LED总成,其特征在于,其中所述的第二基板上每组第一基板中第一基板X、第一基板Y、第一基板Z连线构成等腰三角形,每组第一基板中各基板的排列均按X\Y\Z逆时针方向排列。

10. 根据权利要求7所述的用于电子显示器的micro LED总成,其特征在于,其中所述一组第一基板与其左右两边的组,在位置上上下错开两个P-N芯片结构距离,中间组第一基板的第一基板Z,与左右两边相邻的组的第一基板X、第一基板Y在一条直线上,中间组第一基

板的第一基板X、第一基板Y与左右两边相邻的组下面一组的第一基板Z在一条直线上；在位置上左右重叠一个P-N芯片结构，中间组第一基板左右最边上的P-N芯片结构与左边组最右边的P-N芯片结构，与右边组最左边的P-N芯片结构在一条直线上。

一种用于电子显示器的micro LED总成

技术领域

[0001] 本发明涉及一种micro LED总成。更具体地说,本发明涉及一种用于电子显示器的micro LED总成。

背景技术

[0002] 电子显示器一般情况下由设置于基板上的LED作为光发射源构成,除了等离子电视,其他显示器一般由下列几种光发射源构成:带彩色滤光器液晶光源、有机彩色光光源、带彩色滤光器的有机白色光光源等,上述光源的电子显示器均采用区域光源发射技术。LED早期运用于一些简单单色显示器,如计算器等,目前LED随工艺技术迅猛提高,已经被广泛运用于LED各类电子显示器,而应用最多的是随身携带的电子设备如手机,而在手机等小型电子显示器上应用最为广泛,同时对显示要求也最为严格。为提高显示品质,更多的在LED芯片选取上做了大量的工作。

[0003] LED是通过在高密质、高熔点的衬底上进行高温垒晶而成(把所需的元素、分子利用MOCVD物理气象沉积法沉积于衬底上制备而成)完成垒晶后的外延片经芯片制程工艺,切割成无数个LED芯片,经封装技术,再进入显示器的制备流程。

[0004] 对高品质LED电子显示器,要求用于该显示器的LED芯片亮度高、色度一致性佳,具备专业的光学设计,在10%-95%湿度、-25℃-55℃温度环境中无任何电性、光性问题;并且需要保持发光视角的高度一致性,抗ESD性能G\B芯片可达500V以上,R可达1000V以上,常温老化亮度不高于10%,红、蓝、绿三种芯片保持一致性。

发明内容

[0005] 本发明的一个目的是在不增加成本,包括人力、物力成本的同时,提高LED芯片运用于电子显示器中的整体亮度,在同样面积的外延结构下,把LED芯片的亮度尽量提高到接近理论值。

[0006] 本发明的另一个目的是提供了一种全新的LED芯片排列组合方式,使LED芯片在提高亮度的同时,简化用于电子显示器的micro LED总成的工艺,提高LED封装、应用的工作效率,降低生产成本,提高了生产良率。

[0007] 本发明再一个目的是使本发明的micro LED芯片在用于电子显示器时在工作状态下加快micro LED芯片的热量转移,从而整体提高电子显示器的使用寿命。

[0008] 为了实现根据本发明的目的和其它优点,提供了一种用于电子显示器的micro LED总成,其包括:有垒晶层的第一基板及通过粘合层把第一基板粘合于之上的第二基板:

[0009] 每个第一基板的垒晶层包括P层、N层及发光层,每个第一基板的垒晶层蚀刻成5个微型P-N芯片结构,成十字排列,按顺时针方向分别为A\B\C\D中间为E,A\B的N与E的P相邻,C\D的N相邻于E的边,与E的P不相邻,5个微型P-N芯片结构之间暴露的侧边覆盖有绝缘层,第一基板表面设置有多层独立的金属反射层。第二基板表面无第一基板的空白间隙处涂覆有绝缘反光层。

[0010] 本发明所述的用于电子显示器的micro LED总成,其中所述的第二基板上的第一基板工作状态下发三中光色,分别为红色、蓝色、绿色,每个第一基板工作状态下仅发一种色光。

[0011] 本发明所述的用于电子显示器的micro LED总成,其中所述第二基板上每三个第一基板为一组对应一个像素,每组第一基板包括X\Y\Z三个第一基板,X\Y\Z三个第一基板工作状态下发不同颜色的光色,分别红色、蓝色、绿色三种色光中的一种,每组第一基板对应三个子像素,分别为第一子像素、第二子像素、第三子像素。

[0012] 本发明所述的用于电子显示器的micro LED总成,其中所述每个像素中第一子像素对应的第一基板X与第二子像素对应的第一基板Y平行排列,左右相距一个P-N芯片结构的距离,第三子像素对应的第一基板Z,设置于第一基板X右上角、第一基板Y左上角,第一基板Z在第一基板X与第一基板Y连线的中线上,第一基板Z与第一基板X、第一基板Y上下错开三个P-N芯片结构的距离。

[0013] 本发明所述的用于电子显示器的micro LED总成,其中所述的第二基板上每组第一基板中第一基板X、第一基板Y、第一基板Z连线构成等腰三角形,每组第一基板中各基板的排列均按X\Y\Z逆时针方向排列。

[0014] 本发明所述的用于电子显示器的micro LED总成,其中所述一组第一基板与其左右两边的组,在位置上上下错开两个P-N芯片结构距离,中间组第一基板的第一基板Z,与左右两边相邻的组的第一基板X、第一基板Y在一条直线上,中间组第一基板的第一基板X、第一基板Y与左右两边相邻的组下面一组的第一基板Z在一条直线上;在位置上左右重叠一个P-N芯片结构,中间组第一基板左右最边上的P-N芯片结构与左边组最右边的P-N芯片结构,与右边组最左边的P-N芯片结构在一条直线上。

[0015] 本发明所述的用于电子显示器的micro LED总成,其中所述的第二基板上设置有印刷电路,通过粘合层固定于第二基板的第一基板的微型P-N芯片结构直接与第二基板建立电气连接。

[0016] 本发明所述的用于电子显示器的micro LED总成,其中所述第二基板表面无第一基板的空白间隙处设置有与第一基板的微型P-N芯片结构直接建立电气连接的电气连接点,所述的绝缘反光层涂覆于电气连接点以外的空白间隙部位,电气连接为引线缝合方式的连接,并用透光树脂覆盖。

[0017] 本发明所述的用于电子显示器的micro LED总成,其中所述的金属反射层为3-5层,每层金属反射层为二氧化铟和二氧化硅膜以ABAB的方式交替排列组成的周期结构。

[0018] 本发明所述的用于电子显示器的micro LED总成,其中所述每层中二氧化铟和二氧化硅膜厚度分别为42.27nm,71.52nm,3-5层独立的金属反射层,其总厚度 $\leq 2.5\mu\text{m}$ 。

[0019] 本发明至少包括以下有益效果:

[0020] 本发明通过对用于电子显示器的LED芯片进行改进,使其包括有垒晶层的第一基板及通过粘合层把第一基板粘合于之上的第二基板,每个第一基板的垒晶层包括P层、N层及发光层,每个第一基板的垒晶层蚀刻成5个微型P-N芯片结构,成十字排列,按顺时针方向分别为A\B\C\D中间为E,A\B的N与E的P相邻,C\D的N相邻于E的边,与E的P不相邻,5个微型P-N芯片结构之间暴露的侧边覆盖有绝缘层,第一基板表面设置有多层独立的金属反射层。使同等面积的垒晶层制备的P-N外延结构出光率达到最高。并且第一基板直接通过粘合层

固定于第二基板,使用于电子显示器的microLED总成结构简单,简化了封装、应用工艺,节约了成本,提高了效率。

[0021] 本发明的发明人通过对第一基板以组为单位,组与组之间进行规律排列于第二基板上,并且A\B\C\D的N均与E相邻,P均对外,A\B\C\D除了与E相邻的边,其他三边都没有P-N外延结构与之相邻,在提高了P-N外延结构出光率的同时,每个第一基板与第一基板之间相近似的空间间隙有效方便微型P-N芯片结构与第二基板上的印刷电路电气连接,提高了生产良率。另外一方面这也有效保证了各像素之间的协调性与光色的饱和度,同时保证了发光视角的高度一致性。

[0022] 本发明的发明人通过把第一基板由粘合层直接固定于第二基板,有效提本发明micro LED芯片在运用于电子显示器时,在工作点亮过程中由microLED芯片所散发出来的热量的传导速率。

[0023] 本发明的其它优点、目标和特征将部分通过下面的说明体现,部分还将通过对本发明的研究和实践而为本领域的技术人员所理解。

附图说明

[0024] 图1为本发明用于电子显示器的micro LED总成中一个第一基板固定于第二基板的结构示意图。

[0025] 图2为本发明用于电子显示器的micro LED总成结构示意图A。

[0026] 图3为本发明用于电子显示器的micro LED总成排列结构示意图B。

[0027] 图4为本发明用于电子显示器的micro LED总成结构示意图C。

[0028] 图5为本发明用于电子显示器的micro LED总成中第二基板结构示意图A。

[0029] 图6为本发明用于电子显示器的micro LED总成中第二基板结构示意图B。

[0030] 本发明的附图仅用于进一步解释本发明,而非对本发明发明范围的限制,本领域的技术人员在解读附图时不能把附图解读成本发明任何意义上的权利要求范围的限制。

具体实施方式

[0031] 下面结合附图对本发明做进一步的详细说明,以令本领域技术人员参照说明书文字能够据以实施。

[0032] 在本说明书中,所述的“micro LED”是指第一基板按十字型切割成P-N外延层,其面积与原第一基板上用于制备一个LED芯片面积的P-N外延层相等,十字型P-N外延层等分成面积及光电性能一致的5个P-N外延区域,进行蚀刻,分成5个P-N外延结构,如图1所示。本发明中“红色、绿色和蓝色芯片的第一基板成规则交叉固定设置于第二基板上”如图2所示,这样每个第一基板与之上下、左右相邻的LED芯片的颜色都是红色、绿色和蓝色中与之不同颜色的一种。在本专利中,所有上、下、左、右等标示方位的字或词都是相互之间相对来确定的,不能作为单独确定。

[0033] 如图1所示,用于电子显示器的micro LED总成,其中第一基板01为有沉积有垒晶层的第一基板01,第一基板通过粘合层固定于第二基板02,第一基板的垒晶层包括了P层、N层及发光层,在外延片上选定第一基板面积区域,对垒晶层进行蚀刻,蚀刻成5个微型P-N芯片结构,成十字排列,按顺时针方向分别为A\B\C\D中间为E,P-N芯片结构A11、P-N芯片结构

B12的N112、N122与P-N芯片结构E15的P151相邻,P-N芯片结构C13、P-N芯片结构D14的N132、N142与P-N芯片结构E15的边相邻,与P-N芯片结构E15的N152不相邻,P-N芯片结构A11、P-N芯片结构B12、P-N芯片结构C13、P-N芯片结构D1的P111、P121、P131、P141,均设置于第一基板01的外围。第一基板01上5个微型P-N芯片结构之间暴露的侧边覆盖有绝缘层,第一基板01表面(非垒晶层)设置有多层独立的金属反射层。

[0034] 如图2所示,根据用户需要,固定于第二基板02上的第一基板01有N个,每个第一基板01上的P-N芯片结构在点亮时发同一种色光,分别为红色、蓝色、绿色中的一种。第二基板02上每三个第一基板01为一组对应一个像素,每组第一基板01包括三个第一基板01,第一基板001Ax、第一基板001Ay、第一基板001Az,工作状态下发不同颜色的光色,分别红色、蓝色、绿色三种色光中的一种,每组中的三个第一基板对应三个子像素,分别为第一基板001Ax对应第一子像素、第一基板001Ay对应第二子像素、第一基板001Az对应第三子像素。每个像素中第一子像素对应的第一基板001Ax与第二子像素对应的第一基板001Ay平行排列,左右相距一个P-N芯片结构的距离,第三子像素对应的第一基板001Az,设置于第一基板001Ax右上角、第一基板001Ay左上角,第一基板Z在第一基板001Ax与第一基板001Ay连线的中线上,第一基板001Az与第一基板001Ax、第一基板001Ay上下错开三个P-N芯片结构的距离。其中第二基板02上每组第一基板01中第一基板001Ax、第一基板001Ay、第一基板001Az连线构成等腰三角形,每组第一基板01中各基板的排列均按第一基板001Ax——第一基板001Ay——第一基板001Az逆时针方向排列。

[0035] 如图2、图3、图4所示,为了便于芯片、应用制成,其中第二基板02上每个第一基板内的P-N芯片结构都保持固定的方向,并且第二基板02上的所有第一基板01的方向都相同,其中每一组第一基板组001A与其左右两边的第一基板组001B、第一基板组001D,在位置上上下错开两个P-N芯片结构距离,中间组第一基板组001A的第一基板001Ax、第一基板001Ay,与左右两边相邻的第一基板组001B、第一基板组001D的第一基板001Bz、第一基板001Dz在一条直线上;第一基板组001A下面的第一基板组001C的第一基板001Cz与左右两边相邻的第一基板组001B、第一基板组001D的第一基板001By、第一基板001Dx在一条直线上。通过粘合层固定于第二基板02上的第一基板01与各方向与之相邻的第一基板01之间都间隔有一个P-N芯片结构距离,在此称之为空白间隙021。第二基板02上设置有印刷电路,通过粘合层固定于第二基板02的第一基板01的微型P-N芯片结构直接与第二基板在空白间隙021对应处建立电气连接,电气连接为引线缝合方式的连接,并用树脂覆盖表面。为进一步的简化工艺、提高第一基板01的出光率,在第一基板01费垒晶层面溅渡3-5层独立金属反射层,金属反射层优选为二氧化铟和二氧化硅膜以ABAB的方式交替排列组成的周期结构,其总厚度 $\leq 2.5\mu\text{m}$ 。

[0036] 如图5所示,第二基板表面无第一基板的空白间隙021处设置有与第一基板的微型P-N芯片结构直接建立电气连接的电气连接点0211,所述的绝缘反光层涂覆于电气连接点0211以外的空白间隙部位0212,电气连接为引线缝合方式的连接,并用透光树脂覆盖。空白间隙021处的电气连接点0211分别均有3-4个,如第一基板左下角与右上角空白间隙021A与021a对应应有4个电气连接点0211,在空白间隙021A与021a内的分布分别都为,右上角三个,左下角一个;第一基板下面与上面空白间隙021B与021b对应应有3个电气连接点0211,在空白间隙021B与021b内的分布分别都为,左上角、右下角、右上角各一个;第一基板右下角与左

上角空白间隙021C与021c对应应有3个电气连接点0211,在空白间隙021C与021c内的分布分别都为,左下角、左上角、右下角各一个;第一基板右边与左边空白间隙021D与021d对应应有3个电气连接点0211,在空白间隙021D与021d内的分布分别都为,左上角、右下角、右上角各一个。如图6所示,空白间隙021内的电气连接点0211以02A为一个单元单位为循环,左右两边循环如02B,上下单元如02C相对单元02A或单元02B向右或向左平移两个P-N芯片结构单元。

[0037] 显而易见的是,本领域的技术人员可以从根据本发明的实施方式的各种结构中获得根据不麻烦的各个实施方式尚未直接提到的各种效果。

[0038] 尽管本发明的实施方案已公开如上,但其并不仅仅限于说明书和实施方式中所列运用。它完全可以被适用于各种适合本发明的领域。对于熟悉本领域的人员而言,可容易地实现另外的修改。因此在不背离权利要求及等同范围所限定的一般概念下,本发明并不限于特定的细节和这里示出与描述的图例。

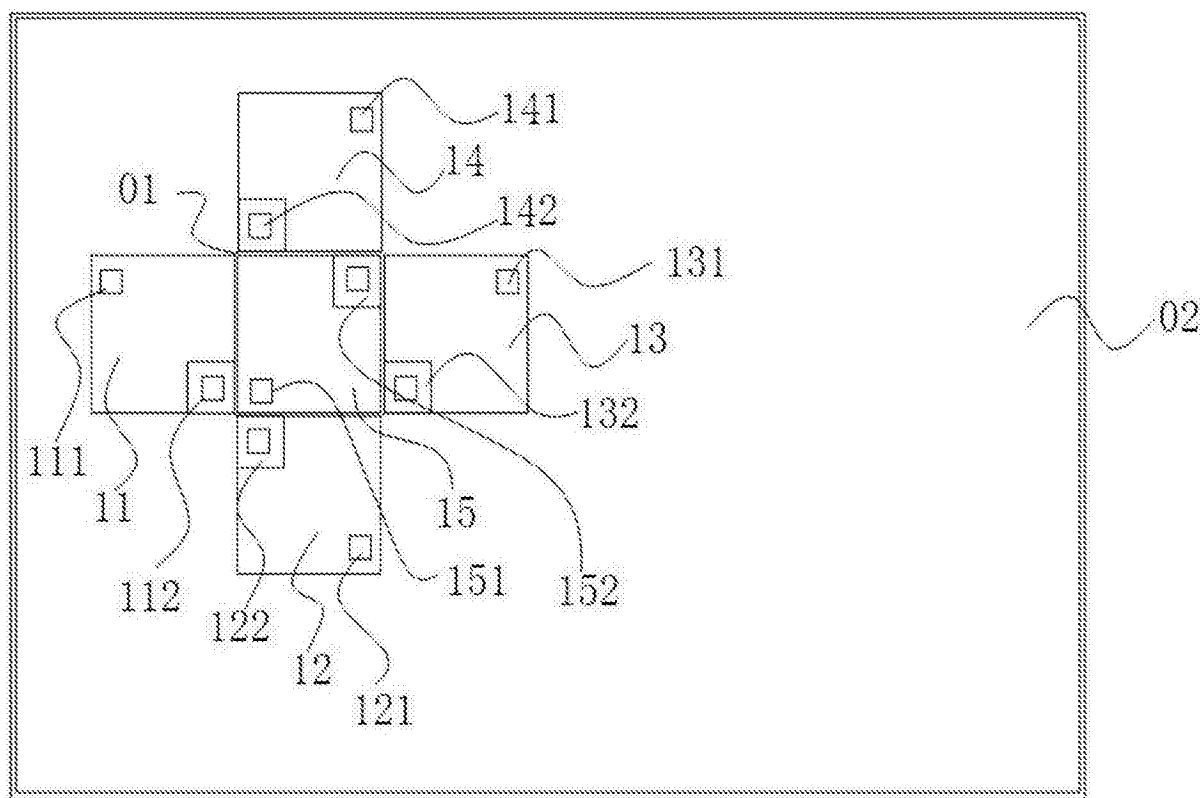


图 1

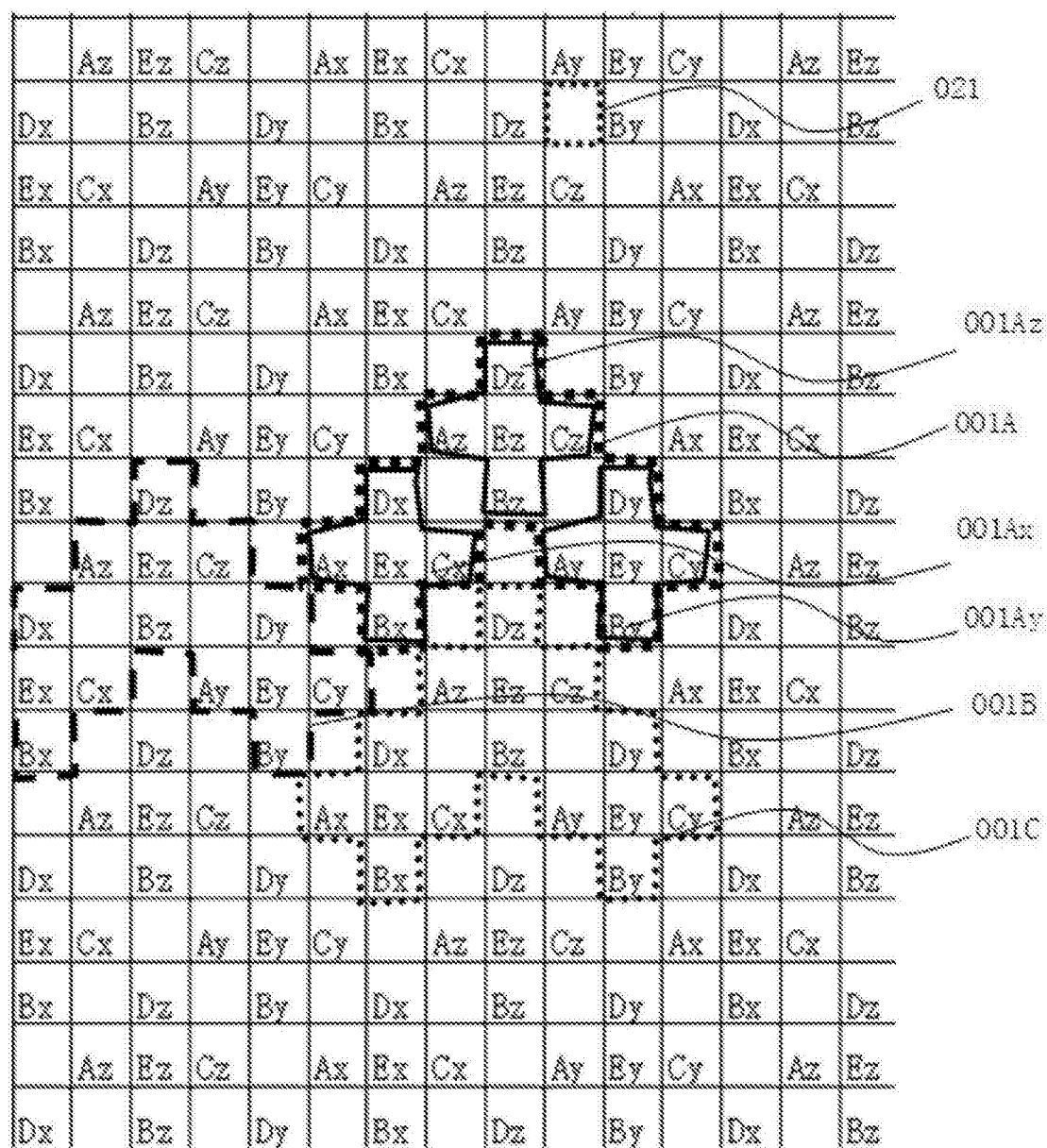


图2

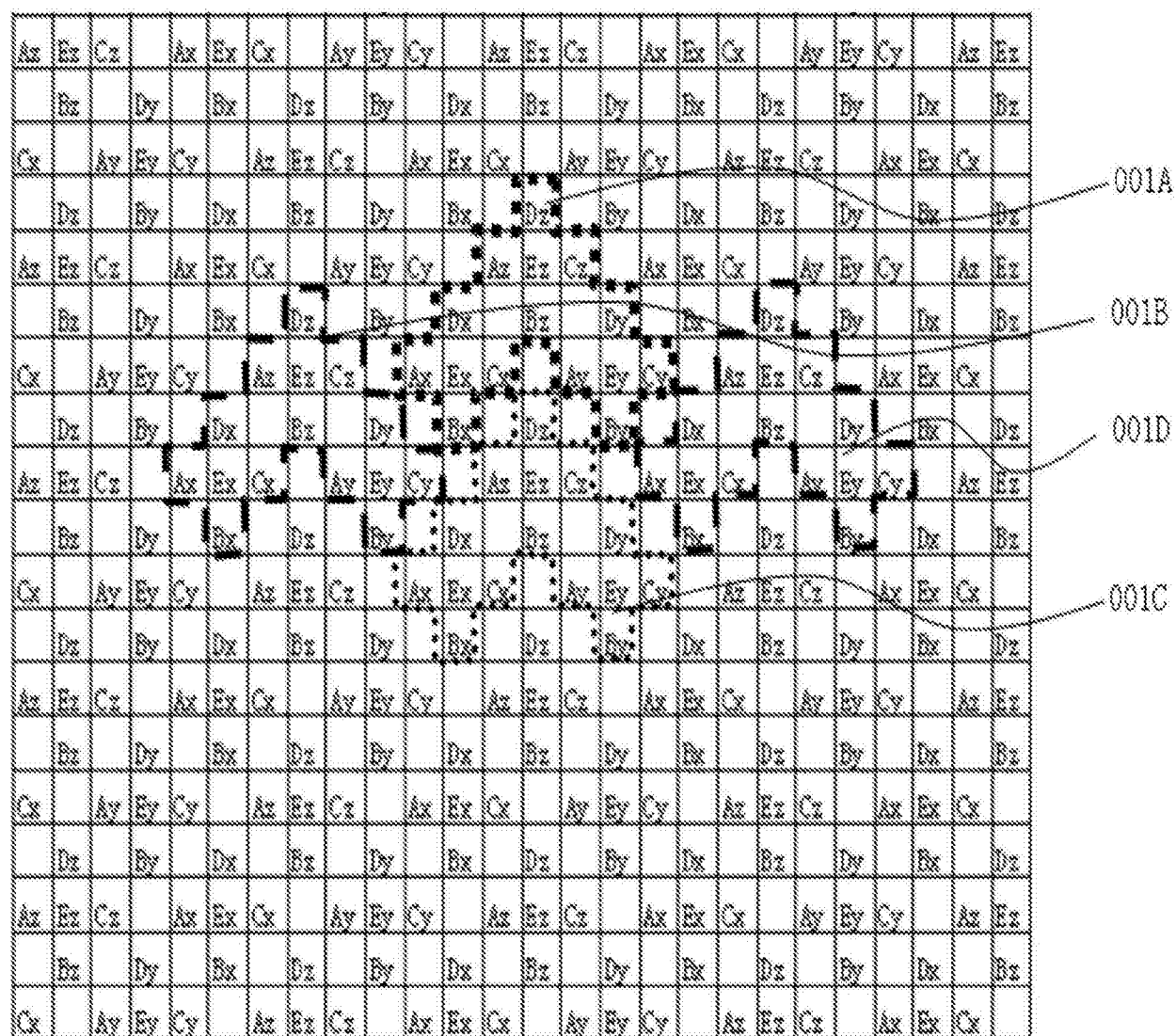


图3

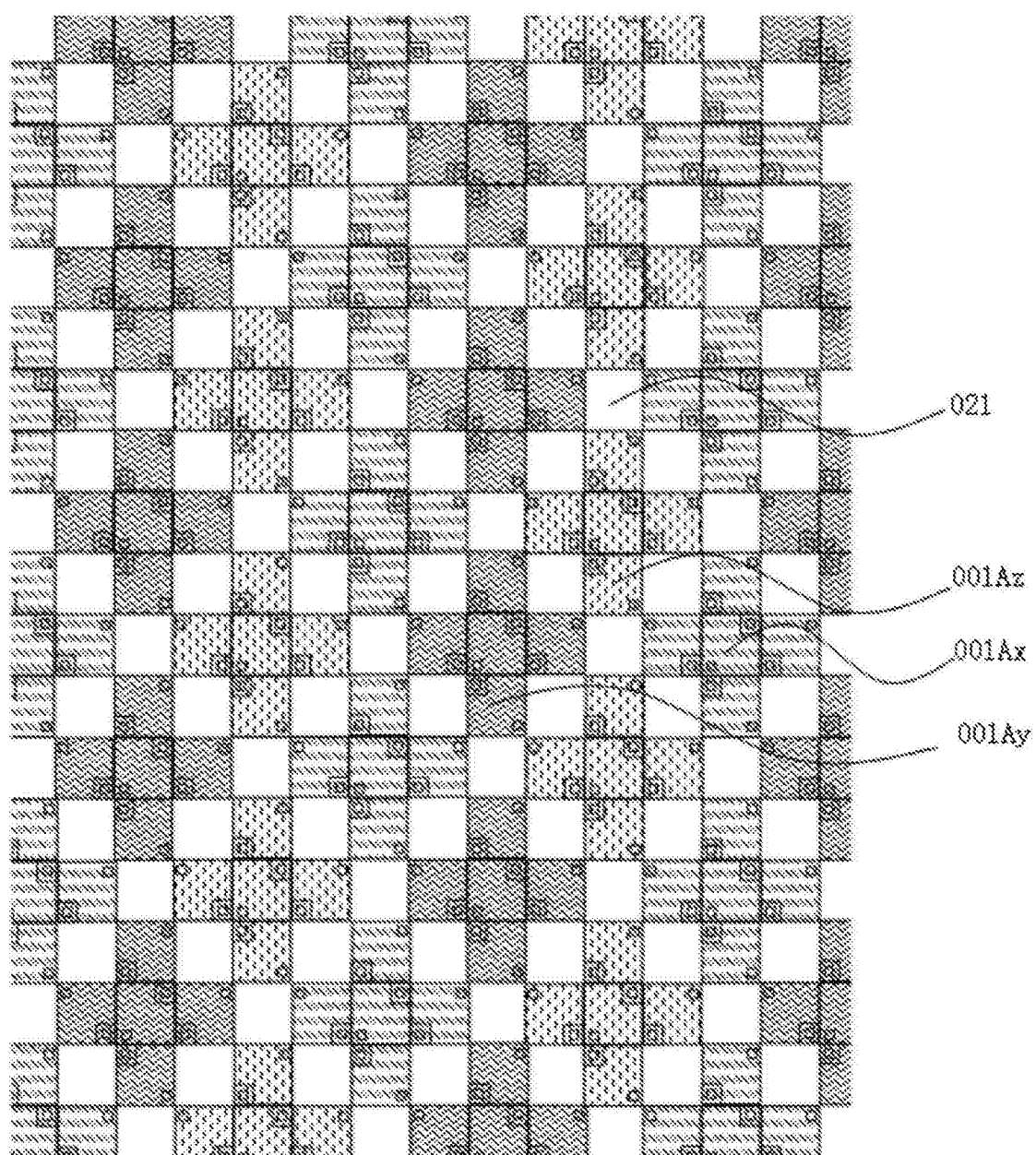


图4

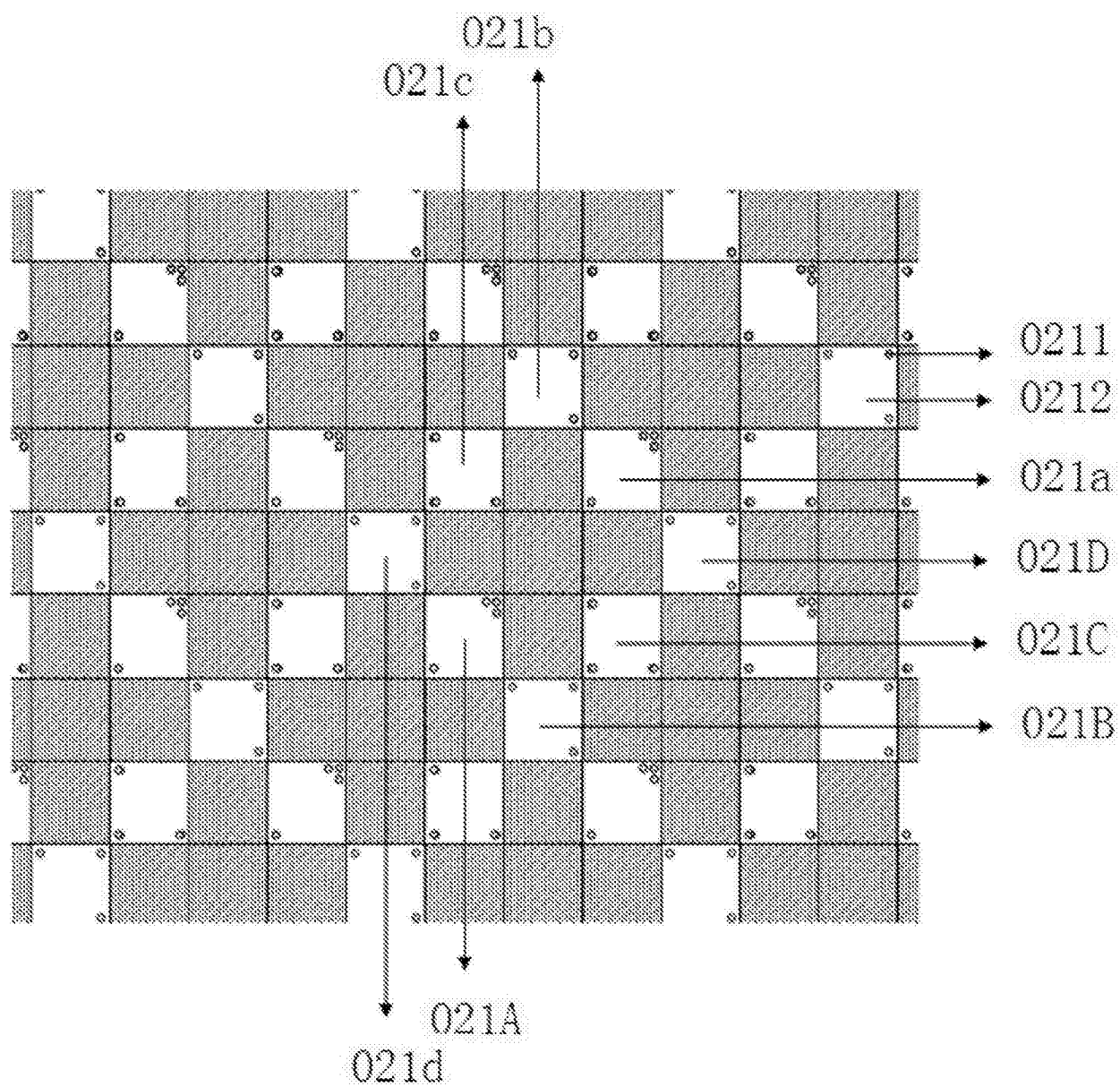


图5

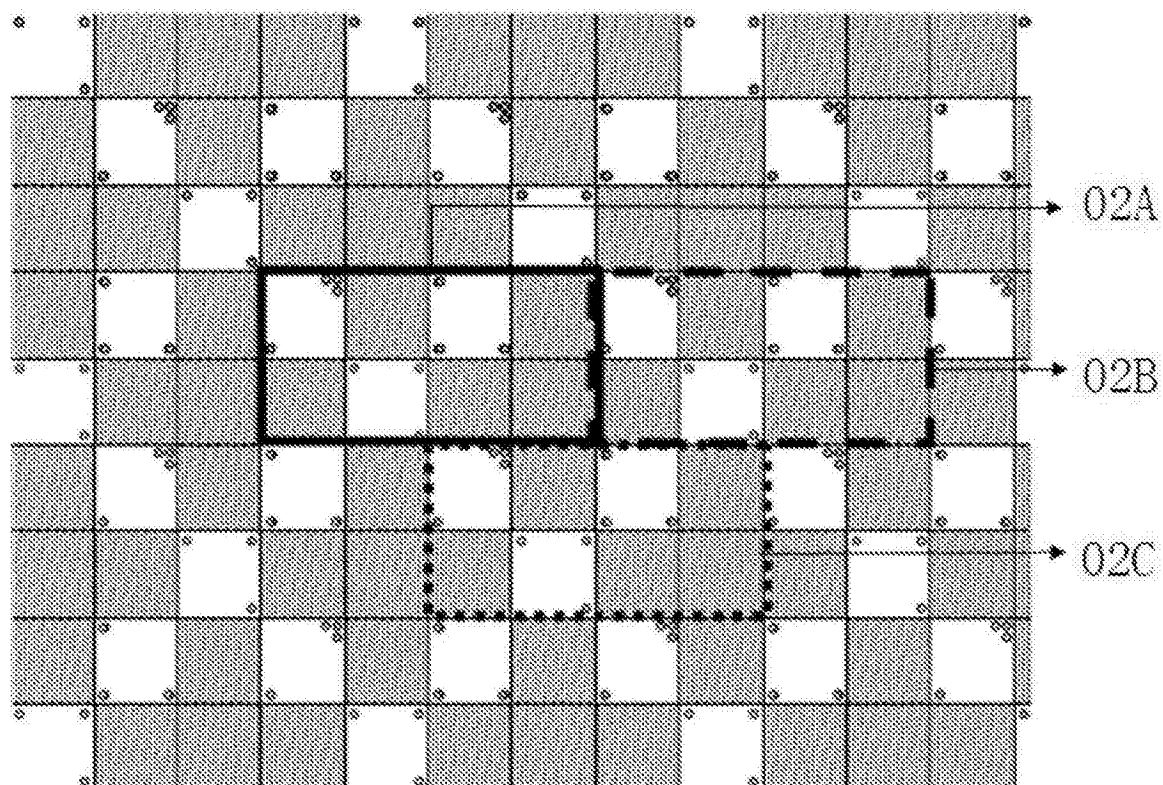


图6

专利名称(译)	一种用于电子显示器的micro LED总成		
公开(公告)号	CN108054181A	公开(公告)日	2018-05-18
申请号	CN201711286211.6	申请日	2017-12-07
[标]申请(专利权)人(译)	何莉莉		
申请(专利权)人(译)	何莉莉		
当前申请(专利权)人(译)	何莉莉		
[标]发明人	何莉莉		
发明人	何莉莉		
IPC分类号	H01L27/15 H01L33/60 H01L33/62 H01L33/64		
CPC分类号	H01L27/156 H01L33/60 H01L33/62 H01L33/642		
代理人(译)	靳浩		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种用于电子显示器的micro LED总成，包括有垒晶层的第一基板、第二基板；第一基板垒晶层包括P层、N层及发光层，第一基板的垒晶层包括5个微型P-N芯片结构，成十字排列，5个微型P-N芯片结构之间暴露的侧边覆盖有绝缘层，第一基板表面设置有多层独立的金属反射层；第二基板与第一基之间通过粘合层固定。提高了LED封装、应用效率，降低了LED电子显示器的生产成本，简化了LED电子显示器的组装工艺，并且进一步提高了生产良率。

